

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: **Kuniyuki TANI, et al.**

Serial No.: **Not Yet Assigned**

Filed: **January 24, 2002**

For: **METHOD FOR REUSING RESOURCE FOR DESIGNING OPERATIONAL
AMPLIFIER, LAYOUT GENERATING APPARATUS, AND
LAYOUT GENERATING PROGRAM**

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
Washington, D.C. 20231

January 24, 2002

Sir:

The benefit of the filing dates of the following prior foreign applications are hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

Japanese Appln. No. 2001-020755, filed January 29, 2001

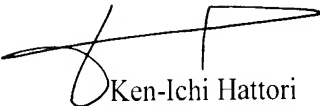
In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copy.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 01-2340.

Respectfully submitted,
ARMSTRONG, WESTERMAN & HATTORI, LLP

Atty. Docket No.: 020069
Suite 1000, 1725 K Street, N.W.
Washington, D.C. 20006
Tel: (202) 659-2930
Fax: (202) 887-0357
KH/ll


Ken-Ichi Hattori
Reg. No. 32,861

JC903 U.S. PTO
10/053870



日 本 国 特 許 庁
JAPAN PATENT OFFICE

JC903 U.S. PRO
10/053870
01/24/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 1月29日

出 願 番 号

Application Number:

特願2001-020755

出 願 人

Applicant(s):

三洋電機株式会社

2001年11月16日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造

出証番号 出証特2001-3101288

【書類名】 特許願

【整理番号】 NBC1002137

【提出日】 平成13年 1月29日

【あて先】 特許庁長官殿

【国際特許分類】 H03F 1/00

【発明者】

【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会社
社内

【氏名】 谷 邦之

【発明者】

【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会社
社内

【氏名】 和田 淳

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代理人】

【識別番号】 100098305

【弁理士】

【氏名又は名称】 福島 祥人

【電話番号】 06-6330-5625

【手数料の表示】

【予納台帳番号】 032920

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0006012

特 2 0 0 1 - 0 2 0 7 5 5

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 演算増幅器の設計資産の再利用方法、レイアウト作成装置およびレイアウト作成プログラム

【特許請求の範囲】

【請求項 1】 演算増幅器を構成する複数のトランジスタのチャネル幅を所定種類の倍率で変更した複数種類の演算増幅器のレイアウト情報を予め用意し、要求される特性を満足するように前記複数種類の演算増幅器のレイアウト情報のうちいずれかを選択するとともに演算増幅器のバイアス電流の値を決定することを特徴とする演算増幅器の設計資産の再利用方法。

【請求項 2】 バイアス生成回路により生成されるバイアス電圧を演算増幅器の電流源となるトランジスタに印加することにより前記バイアス生成回路のバイアス電流の定数倍の電流を演算増幅器にバイアス電流として供給する回路構成において、前記要求される特性を満足する演算増幅器のバイアス電流の値に基づいて、前記複数種類の演算増幅器のレイアウト情報から選択する演算増幅器のレイアウト情報およびバイアス生成回路のバイアス電流の値が一意的に決まるように、前記複数種類の演算増幅器のバイアス電流の値と前記バイアス生成回路のバイアス電流の値との関係を予め設定することを特徴とする請求項 1 記載の演算増幅器の設計資産の再利用方法。

【請求項 3】 演算増幅器のバイアス電流が連続的に変化するように、前記所定種類の倍率および前記バイアス生成回路のバイアス電流の値を予め設定することを特徴とする請求項 1 または 2 記載の演算増幅器の設計資産の再利用方法。

【請求項 4】 演算増幅器の電流源トランジスタに印加するバイアス電圧の上限を出力電圧範囲に基づいて決定し、前記バイアス電圧の下限を電流源となるトランジスタのカットオフに基づいて決定することを特徴とする請求項 1 ～ 3 のいずれかに記載の演算増幅器の設計資産の再利用方法。

【請求項 5】 前記所定種類は 3 種類または 4 種類であることを特徴とする請求項 1 記載の演算増幅器の設計資産の再利用方法。

【請求項 6】 電流源となるトランジスタを含む複数のトランジスタにより構成されるとともに、前記電流源となるトランジスタにバイアス電圧を印加する

バイアス生成回路を有し、請求項 1 ～ 5 のいずれかに記載の演算増幅器の設計資産の再利用方法を実現するために、前記複数のトランジスタのチャネル幅を変更するためのチャネル幅変更回路および前記バイアス生成回路により発生されるバイアス電圧を調整するためのバイアス電圧調整回路のうち少なくとも一方を備えたことを特徴とする演算増幅器。

【請求項 7】 演算増幅器に要求される特性を入力する第 1 の入力手段と、
前記演算増幅器を構成する複数のトランジスタのチャネル幅を所定種類の倍率で変更した複数種類の演算増幅器のレイアウト情報を入力する第 2 の入力手段と

、
前記複数種類の演算増幅器のバイアス電流の値と前記所定種類の倍率およびバイアス生成回路のバイアス電流の値との関係を入力する第 3 の入力手段と、

前記第 1 の入力手段により入力された前記特性に基づいて前記演算増幅器のバイアス電流を決定する決定手段と、

前記第 2 の入力手段により入力された前記関係および前記決定手段により決定された前記演算増幅器のバイアス電流に基づいて前記バイアス生成回路のバイアス電流を決定するとともに、前記複数種類の演算増幅器のレイアウト情報のうちいずれかを選択する選択手段と、

前記選択手段により選択された演算増幅器のレイアウト情報を用いて演算増幅器のシミュレーションを実行する実行手段と、

前記実行手段のシミュレーション結果が前記第 1 の入力手段により入力された特性を満足する場合に前記選択手段により選択されたレイアウト情報を出力する出力手段とを備えたことを特徴とする演算増幅器のレイアウト作成装置。

【請求項 8】 演算増幅器のレイアウトを作成するためのコンピュータ読み取り可能なレイアウト作成プログラムであって、

演算増幅器に要求される特性の入力を受け付ける処理と、

演算増幅器を構成する複数のトランジスタのチャネル幅を所定種類の倍率で変更した複数種類の演算増幅器のレイアウト情報の入力を受け付ける処理と、

前記複数種類の演算増幅器のバイアス電流の値と前記所定種類の倍率およびバイアス生成回路のバイアス電流との値との関係の入力を受け付ける処理と、

入力された前記特性に基づいて前記演算増幅器のバイアス電流を決定する処理と、

入力された前記関係および決定された前記演算増幅器のバイアス電流に基づいてバイアス生成回路のバイアス電流を決定するとともに、入力された前記複数種類の演算増幅器のレイアウト情報のうちいずれかを選択する処理と、

選択された前記演算増幅器のレイアウト情報を用いて演算増幅器のシミュレーションを実行する処理と、

前記シミュレーションの結果が入力された前記特性を満足する場合に選択された前記演算増幅器のレイアウト情報を出力する処理とを、

前記コンピュータに実行させることを特徴とする演算増幅器のレイアウト作成プログラム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、演算増幅器の設計資産の再利用方法、その再利用方法を実現可能な演算増幅器、レイアウト作成装置およびレイアウト作成プログラムに関する。

【0002】

【従来の技術】

演算増幅器を設計する際には、設計者が最大動作周波数、スルーレート等の要求される特性を満足するように、バイアス電圧、各トランジスタのサイズ（ゲート幅およびゲート長）等の種々の回路定数を決定し、演算増幅器を構成する回路素子および配線を含むレイアウトパターンを設計する。このような演算増幅器の設計を効率化するために、仕様の変更の際には、既存の設計資産を再利用することが行われる。

【0003】

従来、演算増幅器の設計資産を再利用する際には、設計者が要求される特性を満足するようにシミュレーションを行ってシュリンク率（縮小率）、バイアス電圧等の回路定数を決定し、演算増幅器のレイアウトパターンの設計変更を行っている。

【0004】

【発明が解決しようとする課題】

しかしながら、従来の演算増幅器の設計資産の再利用方法では、回路定数の選択肢が多すぎるため、回路定数の決定までに要する時間が増大する。また、予め複数のレイアウトパターンを用意してそれらのレイアウトパターンから適当なものを選択するということができないため、レイアウトパターンの設計変更に時間を要する。

【0005】

本発明の目的は、既存の設計資産を容易に再利用することができるとともに再利用のための時間を短縮することができる演算増幅器の設計資産の再利用方法、それを実現可能な演算増幅器、レイアウト作成装置およびレイアウト作成プログラムを提供することである。

【0006】

【課題を解決するための手段および発明の効果】

第1の発明に係る演算増幅器の設計資産の再利用方法は、演算増幅器を構成する複数のトランジスタのチャンネル幅を所定種類の倍率で変更した複数種類の演算増幅器のレイアウト情報を予め用意し、要求される特性を満足するように複数種類の演算増幅器のレイアウト情報のうちいずれかを選択するとともに演算増幅器のバイアス電流の値を決定するものである。

【0007】

本発明に係る再利用方法においては、複数のトランジスタのチャンネル幅が一律に異なる複数種類の演算増幅器のレイアウト情報を予め用意する。そして、複数種類の演算増幅器のレイアウト情報のうちいずれかを選択するとともに演算増幅器のバイアス電流の値を決定することにより、要求される特性を満足する演算増幅器を設計することができる。したがって、既存の設計資産を容易に再利用することができるとともに再利用のための時間を短縮することができる。

【0008】

バイアス生成回路により生成されるバイアス電圧を演算増幅器の電流源となるトランジスタに印加することによりバイアス生成回路のバイアス電流の定数倍の

電流を演算増幅器にバイアス電流として供給する回路構成において、要求される特性を満足する演算増幅器のバイアス電流の値に基づいて、複数種類の演算増幅器のレイアウト情報から選択する演算増幅器のレイアウト情報およびバイアス生成回路のバイアス電流の値が一意的に決まるように、複数種類の演算増幅器のバイアス電流の値とバイアス生成回路のバイアス電流の値との関係を予め設定してもよい。

【 0 0 0 9 】

この場合、複数種類の演算増幅器のレイアウト情報から選択する演算増幅器のレイアウト情報およびバイアス生成回路のバイアス電流の値が一意的に決まるので、要求される特性を満足する演算増幅器のレイアウト情報を得るための最適化作業に要する労力および時間が大幅に低減される。

【 0 0 1 0 】

演算増幅器のバイアス電流が連続的に変化するように、所定種類の倍率およびバイアス生成回路のバイアス電流の値を予め設定してもよい。

【 0 0 1 1 】

この場合、各倍率ごとにバイアス生成回路のバイアス電圧を変化させることにより演算増幅器のバイアス電流を連続的に変化させることができるので、要求される特性を満足するように複数種類の演算増幅器のレイアウト情報のうち1つおよび演算増幅器のバイアス電流の値を容易に決定することができる。

【 0 0 1 2 】

演算増幅器の電流源トランジスタに印加するバイアス電圧の上限を出力電圧範囲に基づいて決定し、バイアス電圧の下限を電流源となるトランジスタのカットオフに基づいて決定してもよい。これにより、最適なバイアス電圧を選択することができる。

【 0 0 1 3 】

所定種類は3種類または4種類であることが好ましい。それにより、所定種類の倍率に対応する複数種類の演算増幅器のレイアウト情報を予め用意するための設計時間を大幅に短縮することができる。

【 0 0 1 4 】

第2の発明に係る演算増幅器は、電流源となるトランジスタを含む複数のトランジスタにより構成されるとともに、電流源となるトランジスタにバイアス電圧を印加するバイアス生成回路を有し、第1の発明に係る演算増幅器の設計資産の再利用方法を実現するために、複数のトランジスタのチャネル幅を変更するためのチャネル幅変更回路およびバイアス生成回路により発生されるバイアス電圧を調整するためのバイアス電圧調整回路のうち少なくとも一方を備えたものである。

【0015】

本発明に係る演算増幅器においては、チャネル幅変更回路により複数のトランジスタのチャネル幅を変更することができるとともに、バイアス電圧調整回路によりバイアス電圧を調整することができる。それにより、第1の発明に係る演算増幅器の設計資産の再利用方法を容易に実現することができる。

【0016】

第3の発明に係る演算増幅器のレイアウト作成装置は、演算増幅器に要求される特性を入力する第1の入力手段と、演算増幅器を構成する複数のトランジスタのチャネル幅を所定種類の倍率で変更した複数種類の演算増幅器のレイアウト情報を入力する第2の入力手段と、複数種類の演算増幅器のバイアス電流の値と所定種類の倍率およびバイアス生成回路のバイアス電流の値との関係を入力する第3の入力手段と、第1の入力手段により入力された特性に基づいて演算増幅器のバイアス電流を決定する決定手段と、第2の入力手段により入力された関係および決定手段により決定された演算増幅器のバイアス電流に基づいてバイアス生成回路のバイアス電流を決定するとともに、複数種類の演算増幅器のレイアウト情報のうちいずれかを選択する選択手段と、選択手段により選択された演算増幅器のレイアウト情報を用いて演算増幅器のシミュレーションを実行する実行手段と、実行手段のシミュレーション結果が第1の入力手段により入力された特性を満足する場合に選択手段により選択されたレイアウト情報を出力する出力手段とを備えたものである。

【0017】

本発明に係る演算増幅器のレイアウト作成装置においては、第1の入力手段に

より演算増幅器に要求される特性が入力され、第2の入力手段により演算増幅器を構成する複数のトランジスタのチャンネル幅を所定種類の倍率で変更した複数種類の演算増幅器のレイアウト情報が入力され、第3の入力手段により複数種類の演算増幅器のバイアス電流の値と所定種類の倍率およびバイアス生成回路のバイアス電流の値との関係が入力される。まず、第1の入力手段により入力された特性に基づいて決定手段により演算増幅器のバイアス電流が決定される。次に、第3の入力手段により入力された関係および決定手段により決定された演算増幅器のバイアス電流に基づいてバイアス生成回路のバイアス電流が決定されるとともに、複数種類の演算増幅器のレイアウト情報のうちいずれかが選択手段により選択される。そして、選択手段により選択されたレイアウト情報を用いて実行手段により演算増幅器のシミュレーションが実行される。実行手段のシミュレーション結果が第1の入力手段により入力された特性を満足する場合に選択手段により選択された演算増幅器のレイアウト情報が出力手段により出力される。

【 0 0 1 8 】

このように、要求される特性を満足する演算増幅器のレイアウト情報が自動的に出力されるので、既存の設計資産を容易に再利用することができるとともに、再利用のための時間を短縮することができる。

【 0 0 1 9 】

第4の発明に係るレイアウト作成プログラムは、演算増幅器のレイアウトを作成するコンピュータ読み取り可能なレイアウト作成プログラムであって、演算増幅器に要求される特性の入力を受け付ける処理と、演算増幅器を構成する複数のトランジスタのチャンネル幅を所定種類の倍率で変更した複数種類の演算増幅器のレイアウト情報の入力を受け付ける処理と、複数種類の演算増幅器のバイアス電流の値と所定種類の倍率およびバイアス生成回路のバイアス電流の値との関係の入力を受け付ける処理と、入力された特性に基づいて演算増幅器のバイアス電流を決定する処理と、入力された関係および決定された演算増幅器のバイアス電流に基づいてバイアス生成回路のバイアス電流を決定するとともに、入力された複数種類の演算増幅器のレイアウト情報のうちいずれかを選択する処理と、選択された演算増幅器のレイアウト情報を用いて演算増幅器のシミュレーションを実行

する処理と、シミュレーションの結果が入力された特性を満足する場合に選択された演算増幅器のレイアウト情報を出力する処理とを、コンピュータに実行させるものである。

【 0 0 2 0 】

本発明に係る演算増幅器のレイアウト作成プログラムによれば、まず、入力された特性に基づいて演算増幅器のバイアス電流が決定される。次に、入力された関係および決定された演算増幅器のバイアス電流に基づいてバイアス生成回路のバイアス電流が決定されるとともに、複数種類の演算増幅器のレイアウト情報のうちいずれかが選択される。さらに、選択されたレイアウト情報を用いて演算増幅器のシミュレーションが実行される。シミュレーション結果が入力された特性を満足する場合に選択された演算増幅器のレイアウト情報が出力される。

【 0 0 2 1 】

このように、要求される特性を満足する演算増幅器のレイアウト情報が自動的に出力されるので、既存の設計資産を容易に再利用することができるとともに、再利用のための時間を短縮することができる。

【 0 0 2 2 】

【発明の実施の形態】

図 1 は本発明の一実施の形態における演算増幅器の設計資産の再利用方法を示す模式図である。また、図 2 は演算増幅器およびバイアス生成回路の構成の一例を示す回路図である。

【 0 0 2 3 】

図 2 の演算増幅器 1 0 0 は、P チャネル型電界効果トランジスタからなる負荷トランジスタ 1、2、N チャネル型電界効果トランジスタからなる入力トランジスタ 3、4、および N チャネル型電界効果トランジスタからなる電流源トランジスタ 5 により構成される。

【 0 0 2 4 】

負荷トランジスタ 1、2 は、電源電圧を受ける電源端子 6、7 と出力ノード 8、9 との間にそれぞれ接続されている。負荷トランジスタ 1、2 のゲート電極にはバイアス電圧 $P B i a s$ が与えられる。出力ノード 8、9 間には出力電圧 ΔV

out が現れる。入力トランジスタ3, 4は、出力ノード8, 9と共通ノード10との間にそれぞれ接続されている。入力トランジスタ3, 4のゲート電極には入力電圧 ΔV_{in} が与えられる。電流源トランジスタ5は、共通ノード10と接地端子との間に接続されている。電流源トランジスタ5のゲート電極にはバイアス生成回路200により生成されるバイアス電圧NBiasが与えられる。この電流源トランジスタ5は、定電流源を構成する。

【0025】

図2の演算増幅器は差動構成を有し、各トランジスタ1, 2, 3, 4, 5は、飽和領域で動作している。

【0026】

ここで、負荷トランジスタ1, 2および入力トランジスタ3, 4にそれぞれ流れるバイアス電流を $I_B/2$ とし、電流源トランジスタ5に流れるバイアス電流を I_B とし、入力トランジスタ3, 4のトランスコンダクタンスを g_m とし、負荷容量11, 12の容量値を C_L とする。演算増幅器の重要特性である最大動作周波数 f およびスルーレート SR は次式で表される。

【0027】

$$f = g_m / (C_L \cdot 2\pi) \quad \cdots (1)$$

$$SR = I_B / C_L \quad \cdots (2)$$

ここで、飽和時に入力トランジスタ3, 4にそれぞれ流れる電流を $I_B/2 = \beta (V_{GS} - V_T)^2$ とすると、 $g_m = 2 (\beta I_B / 2)^{0.5}$ であり、 $\beta \propto W/L$ である。 V_{GS} は入力トランジスタ3, 4のゲート・ソース間電圧、 V_T は入力トランジスタ3, 4のしきい値電圧、 W は入力トランジスタ3, 4のゲート幅、 L は入力トランジスタ3, 4のゲート長である。

【0028】

また、入力トランジスタ3のゲート電圧が入力トランジスタ4のゲート電圧よりも高い場合、出力ノード8から出力される電流 ΔI は、 $\Delta I = -g_m \cdot \Delta V_{in}/2$ となり、出力ノード9から出力される電流 ΔI は、 $\Delta I = +g_m \cdot \Delta V_{in}/2$ となる。

【0029】

上式(1), (2)から最大動作周波数 f およびスルーレート SR がバイアス電流 I_B に依存していることがわかる。

【0030】

例えば、最大動作周波数 20MHz で動作する演算増幅器の設計資産が既に存在し、最大動作周波数 50MHz で動作する演算増幅器を新たに設計する場合には、最大動作周波数 50MHz の演算増幅器の回路構成は、最大動作周波数 20MHz の演算増幅器と同一である。この場合、バイアス電流を変更することにより周波数特性を変更することができる。

【0031】

バイアス電流 I_B を変更するためには、演算増幅器100を構成するトランジスタ1~5のサイズを変更する方法、および電流源トランジスタ5のバイアス電圧 $NBias$ の値を変更する方法がある。トランジスタのサイズとは、チャネル幅(ゲート幅)を意味する。トランジスタ1~5のサイズを変更する場合には、すべてのトランジスタ1~5のチャネル幅を所定の倍率(シュリンク率)で一律に縮小または拡大する。

【0032】

バイアス生成回路200は、Pチャネル型電界効果トランジスタ15およびNチャネル型電界効果トランジスタ16より構成される。

【0033】

トランジスタ15は、電源電圧を受ける電源端子13と出力ノード14との間に接続されている。トランジスタ15のゲート電極には所定の電圧が与えられる。トランジスタ16は、出力ノード14と接地端子との間に接続されている。トランジスタ16のゲート電極は出力ノード14に接続されている。トランジスタ15, 16にはバイアス電流 I_{BB} が流れる。それにより、出力ノード14からバイアス電圧 $NBias$ が出力される。トランジスタ15は、定電流源を構成する。

【0034】

ここで、演算増幅器100のバイアス電流 I_B とバイアス生成回路200のバイアス電流 I_{BB} との比は、演算増幅器100の電流源トランジスタ5のサイズ(

チャンネル幅)とバイアス生成回路200のトランジスタ16のサイズ(チャンネル幅)との比で決まる。演算増幅器100の電流源トランジスタ5のサイズとバイアス生成回路200のトランジスタ16のサイズとの比を k とすると、演算増幅器100のバイアス電流 I_B は次式で表される。

【0035】

$$I_B = k I_{BB}$$

バイアス電圧 $N B i a s$ の値には上限と下限とがある。図2の演算増幅器100において、バイアス電圧 $N B i a s$ の値の上限は、出力電圧範囲で決まる。トランジスタ1～5のサイズを変更せずに、バイアス電流 I_B を増加させると、各トランジスタ1～5が飽和動作する出力電圧範囲が減少する。一方、バイアス電圧 $N B i a s$ の値の下限は、接地電位に発生するノイズによる電流源トランジスタ5のカットオフの有無で決まる。バイアス電圧 $N B i a s$ が低いと、接地電位の変動により電流源トランジスタ5のゲート・ソース間電圧 V_{gs} がしきい値電圧 V_t よりも低くなり、電流源トランジスタ5がカットオフする可能性がある。したがって、バイアス電圧 $N B i a s$ を上限と下限との間で変更する必要がある。

【0036】

次に、図1を参照しながら本実施の形態の演算増幅器の設計資産の再利用方法を説明する。図1において、横軸は演算増幅器100を構成するトランジスタ1～5のチャンネル幅の倍率(シュリンク率)を示し、縦軸は演算増幅器100のバイアス電流、バイアス生成回路200のバイアス電流および $(V_{gs} - V_t)^2$ を示す。ここで、電流源トランジスタ5のゲート・ソース間電圧 V_{gs} がバイアス電圧 $N B i a s$ に相当する。図1において、バイアス電流の変化を実線で示し、 $(V_{gs} - V_t)^2$ の変化を点線で示している。

【0037】

本実施の形態の再利用方法では、図1に示すように、シュリンク率として1倍(等倍)、0.5倍および0.25倍の3種類を用意し、3種類のシュリンク率に対応して3種類の演算増幅器のレイアウト情報 $L a$ 、 $L b$ 、 $L c$ をライブラリとして用意する。各シュリンク率において、バイアス電圧を上限と下限との間で

変化させることにより、バイアス電流を変化させる。

【0038】

ここで、レイアウト情報 L_a , L_b , L_c は、トランジスタ 1~5 のサイズを除いて同じ接続情報およびレイアウトを有する。レイアウト情報 L_a , L_b , L_c は、演算増幅器 100 の回路の接続情報およびレイアウトを含み、レイアウトは演算増幅器 100 を構成するトランジスタ 1~5 の配置および配線パターンを含む。

【0039】

図 1 に示すように、シュリンク率が 1 倍の場合、バイアス電圧 NB_{ias} を上限から下限まで変化させると、バイアス電流は I_B から $0.5 I_B$ まで変化する。また、シュリンク率が 0.5 倍の場合、バイアス電圧 NB_{ias} を上限から下限まで変化させると、バイアス電流 I_B は $0.5 I_B$ から $0.25 I_B$ まで変化する。さらに、シュリンク率が 0.25 倍の場合、バイアス電圧 NB_{ias} を上限から下限まで変化させると、バイアス電流 I_B は $0.25 I_B$ から $0.125 I_B$ まで変化する。

【0040】

このように、3 種類のレイアウト情報 L_a , L_b , L_c を用意するとともにバイアス電圧 NB_{ias} を変更することにより、 I_B から $0.125 I_B$ までのバイアス電流を実現することができる。また、バイアス電圧 NB_{ias} の設定時の各ノード 8, 9, 10 の電圧は 3 種類のレイアウト情報 L_a , L_b , L_c で等しくなっている。

【0041】

したがって、要求される特性を満足するバイアス電流 I_B からシュリンク率およびバイアス電圧 NB_{ias} を容易に決定することができる。この場合、3 種類の演算増幅器のレイアウト情報 L_a , L_b , L_c を予め用意することができるため、レイアウト情報の設計時間を短縮することが可能となる。

【0042】

なお、上記実施の形態では、3 種類のシュリンク率を用意し、それに対応して 3 種類の演算増幅器のレイアウト情報を予めライブラリとして用意し、各シュリ

ンク率においてバイアス電圧を上限から下限まで変化させることにより、バイアス電流を変化させているが、3種類のシュリンク率に限定されず、例えば、4種類または5種類のシュリンク率を用意し、それに対応して4種類または5種類の演算増幅器のレイアウト情報を予め用意し、各シュリンク率においてバイアス電圧を上限から下限まで変化させることにより、バイアス電流を変化させてもよい。

【0043】

ただし、演算増幅器のレイアウト情報を予め用意するための設計時間を短縮するためには、3種類または4種類のシュリンク率を用意し、それに対応して3種類または4種類の演算増幅器のレイアウト情報を予めライブラリとして用意することが好ましい。

【0044】

また、本実施の形態の演算増幅器の設計資産の再利用方法は、図2の構成を有する演算増幅器に限らず、他の構成を有する演算増幅器にも同様にして適用することができる。

【0045】

次に、図1の演算増幅器の設計資産の再利用方法を実現する演算増幅器のレイアウト作成装置について説明する。図3は演算増幅器のレイアウト作成装置の構成を示すブロック図である。

【0046】

図3において、レイアウト作成装置500は、CPU（中央演算処理装置）501、ディスプレイ502、入力装置503、ROM（リードオンリメモリ）504、RAM（ランダムアクセスメモリ）505、記録媒体駆動装置506および外部記憶装置507を含む。

【0047】

ディスプレイ502は、液晶ディスプレイ、CRT（陰極線管）等からなり、各種画像を表示する。入力装置503は、キーボード、マウス等からなり、各種情報を入力するために用いられる。

【0048】

ROM504には、システムプログラムが記憶される。記録媒体駆動装置506は、CD-ROMドライブ、フロッピーディスクドライブ等からなり、CD-ROM、フロッピーディスク等の記録媒体508に対してデータの読み書きを行う。記録媒体508には、レイアウト作成プログラムが記録されている。外部記憶装置507は、ハードディスク装置等からなり、記録媒体駆動装置506を介して記録媒体508から読み込まれたレイアウト作成プログラムを記憶する。

【0049】

CPU501は、外部記憶装置507に記憶されたレイアウト作成プログラムをRAM505上で実行し、各部を制御する。

【0050】

レイアウト作成装置500は、例えば、パーソナルコンピュータと、記録媒体508に記録されたレイアウト作成プログラムとにより構成される。

【0051】

なお、レイアウト作成プログラムを記録する記録媒体508として、ROM等の半導体メモリ、ハードディスク等の種々の記録媒体を用いることができる。また、レイアウト作成プログラムを通信回線等の通信媒体を介して外部記憶装置507にダウンロードし、RAM505上で実行してもよい。

【0052】

本実施の形態では、入力装置503が第1および第3の入力手段に相当し、外部記憶装置507が第2の入力手段に相当し、CPU501が決定手段、選択手段および実行手段に相当し、ディスプレイ502が出力手段に相当する。

【0053】

図4は図3のレイアウト作成装置を用いたレイアウト作成処理を示すフローチャートである。なお、図4のフローチャートにおいて、ステップS1は設計者による処理であり、ステップS2～S6は図3のレイアウト作成装置500におけるレイアウト作成プログラムによる処理である。

【0054】

ライブラリ30として複数種類のネットリスト31および複数種類のレイアウト32を用意する。ネットリスト31は、演算増幅器の回路の接続情報および演

算増幅器を構成する複数のトランジスタのサイズ（チャネル幅）を含む。また、レイアウト 32 は、演算増幅器を構成する複数のトランジスタの配置および配線パターンを含む。

【0055】

まず、設計者は、演算増幅器を含むシステムの全体の要求仕様 21 に基づいて演算増幅器への要求仕様を決定し（ステップ S1）、スルーレート、最大動作周波数等を含む演算増幅器への要求仕様 22 を得る。

【0056】

設計者は、得られた要求仕様 22 を入力装置 503 を用いてレイアウト作成装置 500 に入力する。レイアウト作成装置 500 の CPU 501 は、入力された要求仕様 22 に基づいて演算増幅器の回路構成を選択するとともに演算増幅器のバイアス電流を決定する（ステップ S2）。

【0057】

次に、設計者は、演算増幅器のバイアス電流と所定倍率（シュリンク率）およびバイアス生成回路のバイアス電流との関係 23 を入力装置 503 を用いてレイアウト作成装置 500 に入力する。レイアウト作成装置 500 の CPU 501 は、入力された関係 23 に基づいてステップ S2 で決定された演算増幅器のバイアス電流を満足するようにライブラリ 30 として用意されている複数のレイアウト 32 から所定倍率のレイアウト 32 を選択するとともに、バイアス生成回路のバイアス電流（バイアス電圧）を決定する（ステップ S3）。

【0058】

さらに、設計者は、電源電圧、温度、入力信号等の検証環境および演算増幅器を構成するトランジスタの特性等のデバイス情報 24 を入力装置 503 を用いてレイアウト作成装置 500 に入力する。

【0059】

レイアウト作成装置 500 の CPU 501 は、入力された検証環境およびデバイス情報 24、ライブラリ 30 として用意されたネットリスト 31 およびアナログ機能記述言語を用いてステップ S3 で選択されたレイアウト 32 のシミュレーションを行う（ステップ S4）。このとき、CPU 501 は、回路シミュレータ

33を用いる。

【0060】

シミュレーション結果が要求仕様を満足していない場合には（ステップS5）、ステップS3に戻り、演算増幅器のバイアス電流を再度決定する。シミュレーション結果が要求仕様を満足するまで、ステップS3～S5の処理を繰り返す。シミュレーション結果が要求仕様を満足した場合には（ステップS5）、選択されたレイアウト32をディスプレイ502の画面等に出力するとともに外部記憶装置507に保存する（ステップS6）。

【0061】

なお、ステップS5において、シミュレーション結果が要求仕様を満足していない場合に、ステップS1に戻り、演算増幅器への要求仕様を再度決定してもよい。

【0062】

また、図4の例では、ステップS4のシミュレーションを外部の回路シミュレータ33を用いて行っているが、ステップS4のシミュレーションをレイアウト作成プログラム自体が行ってもよい。

【0063】

図5は図1の演算増幅器の設計資産の再利用方法を実現可能なチャネル幅変更回路の構成の一例を示す回路図である。

【0064】

図5に示すように、図2の演算増幅器100における電流源トランジスタ5が複数のNチャネル型電界効果トランジスタ5a、5b、5cにより構成される。複数のトランジスタ5a、5b、5cのソース電極は接地端子に接続され、ドレイン電極はそれぞれスイッチ51、52、53を介して共通ノード10に接続される。複数のトランジスタ5a、5b、5cのゲート電極には図2のバイアス生成回路200により生成されたバイアス電圧N B i a s が与えられる。スイッチ51、52、53は切り替え信号S1、S2、S3により選択的にオンまたはオフされる。

【0065】

このように、切り替え信号 S 1, S 2, S 3 によりスイッチ 5 1, 5 2, 5 3 をオンまたはオフさせることにより共通ノード 1 0 と接地端子との間に任意の数のトランジスタ 5 a, 5 b, 5 c を並列に接続することができる。それにより、電流源トランジスタ 5 のチャンネル幅を複数種類に変更することが可能となる。

【 0 0 6 6 】

図 2 の演算増幅器 1 0 0 において、負荷トランジスタ 1, 2 および入力トランジスタ 3, 4 の各々も図 5 の電流源トランジスタ 5 と同様に構成することにより、演算増幅器 1 0 0 を構成する複数のトランジスタ 1 ~ 5 のチャンネル幅を一律に複数種類に変更することが可能となる。

【 0 0 6 7 】

図 6 は図 1 の演算増幅器の設計資産の再利用方法を実現可能なチャンネル幅変更回路の他の例を示す回路図である。

【 0 0 6 8 】

図 6 に示すように、図 2 の演算増幅器 1 0 0 における電流源トランジスタ 5 は複数の N チャンネル型電界効果トランジスタ 5 a, 5 b, 5 c により構成される。複数のトランジスタ 5 a, 5 b, 5 c のソース電極は接地端子に接続され、ドレイン電極はそれぞれ配線パターン L 1, L 2, L 3 を介して共通ノード 1 0 に接続される。複数のトランジスタ 5 a, 5 b, 5 c のゲート電極には図 2 のバイアス生成回路 2 0 0 により生成されたバイアス電圧 N B i a s が与えられる。

【 0 0 6 9 】

製造工程で配線パターン L 1, L 2, L 3 の各々を接続状態または切断状態に形成することにより、共通ノード 1 0 と接地端子との間に任意の数のトランジスタ 5 a, 5 b, 5 c を並列に接続することができる。それにより、電流源トランジスタ 5 のチャンネル幅を複数種類に変更することが可能となる。

【 0 0 7 0 】

図 2 の演算増幅器 1 0 0 において、負荷トランジスタ 1, 2 および入力トランジスタ 3, 4 の各々も図 6 の電流源トランジスタ 5 と同様に構成することにより、演算増幅器 1 0 0 を構成する複数のトランジスタ 1 ~ 5 のチャンネル幅を一律に複数種類に変更することが可能となる。

【0071】

図7は図1の演算増幅器の設計資産の再利用方法を実現可能なバイアス電圧調整回路の構成の一例を示す回路図である。

【0072】

図7に示すように、図2のバイアス生成回路200におけるトランジスタ10が複数のNチャネル型電界効果トランジスタ16a, 16b, 16cにより構成される。複数のトランジスタ16a, 16b, 16cのソース電極は接地端子に接続され、ドレイン電極はスイッチ161, 162, 163を介して出力ノード14に接続される。複数のトランジスタ16a, 16b, 16cのゲート電極は出力ノード14に接続される。スイッチ161, 162, 163は切り替え信号S11, S12, S13により選択的にオンまたはオフされる。

【0073】

このように、切り替え信号S11, S12, S13によりスイッチ161, 162, 163をオンまたはオフさせることにより出力ノード14と接地端子との間に任意の数のトランジスタ16a, 16b, 16cを並列に接続することができる。それにより、バイアス電圧NBiasを調整することが可能となる。

【0074】

図8は図1の演算増幅器の設計資産の再利用方法を実現可能なバイアス電圧調整回路の構成の他の例を示す回路図である。

【0075】

図8に示すように、図2のバイアス生成回路200におけるトランジスタ10は複数のNチャネル型電界効果トランジスタ16a, 16b, 16cにより構成される。複数のトランジスタ16a, 16b, 16cのソース電極は接地端子に接続され、ドレイン電極はそれぞれ配線パターンL11, L12, L13を介して出力ノード14に接続される。複数のトランジスタ16a, 16b, 16cのゲート電極は出力ノード14に接続される。

【0076】

製造工程で配線パターンL11, L12, L13の各々を接続状態または切断状態に形成することにより、出力ノード14と接地端子との間に任意の数のトラ

ンジスタ 1 6 a, 1 6 b, 1 6 c を並列に接続することができる。それにより、バイアス電圧 N B i a s を調整することが可能となる。

【 0 0 7 7 】

なお、演算増幅器 1 0 0 およびバイアス生成回路 2 0 0 に図 5 または図 6 のチャンネル幅変更回路および図 7 または図 8 のバイアス電圧調整回路の両方または一方を設けてもよい。

【図面の簡単な説明】

【図 1】

図 1 は本発明の一実施の形態における演算増幅器の設計資産の再利用方法を示す模式図である。

【図 2】

図 2 は演算増幅器およびバイアス生成回路の構成の一例を示す回路図である。

【図 3】

演算増幅器のレイアウト作成装置の構成を示すブロック図である。

【図 4】

図 1 の演算増幅器の設計資産の再利用方法を示すフローチャートである。

【図 5】

図 1 の演算増幅器の設計資産の再利用方法を実現可能なチャンネル幅変更回路の構成の一例を示す回路図である。

【図 6】

図 1 の演算増幅器の設計資産の再利用方法を実現可能なチャンネル幅変更回路の構成の他の例を示す回路図である。

【図 7】

図 1 の演算増幅器の設計資産の再利用方法を実現可能なバイアス電圧調整回路の構成の一例を示す回路図である。

【図 8】

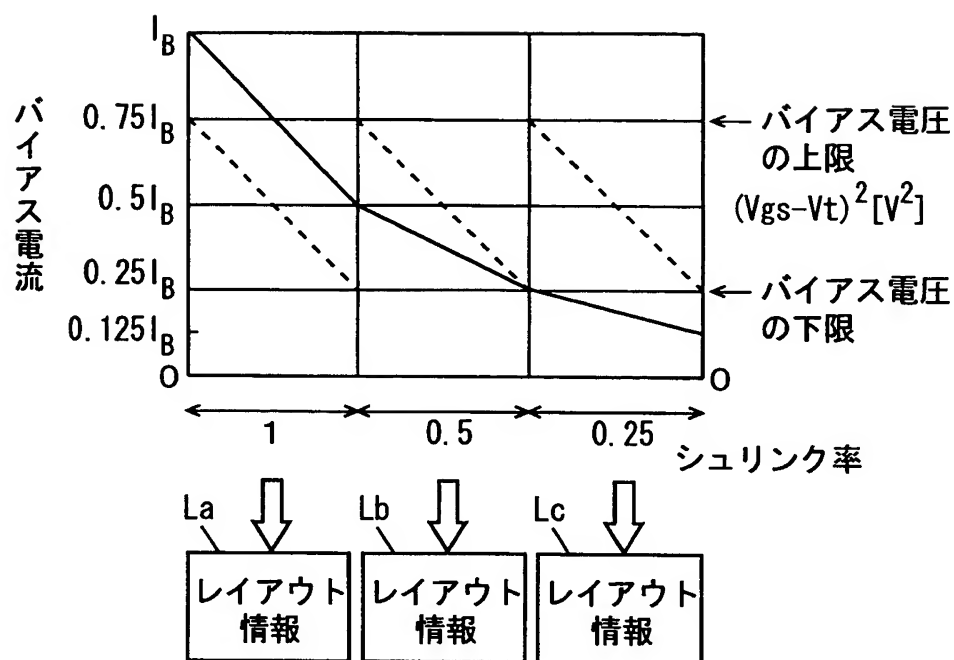
図 1 の演算増幅器の設計資産の再利用方法を実現可能なバイアス電圧調整回路の構成の他の例を示す回路図である。

【符号の説明】

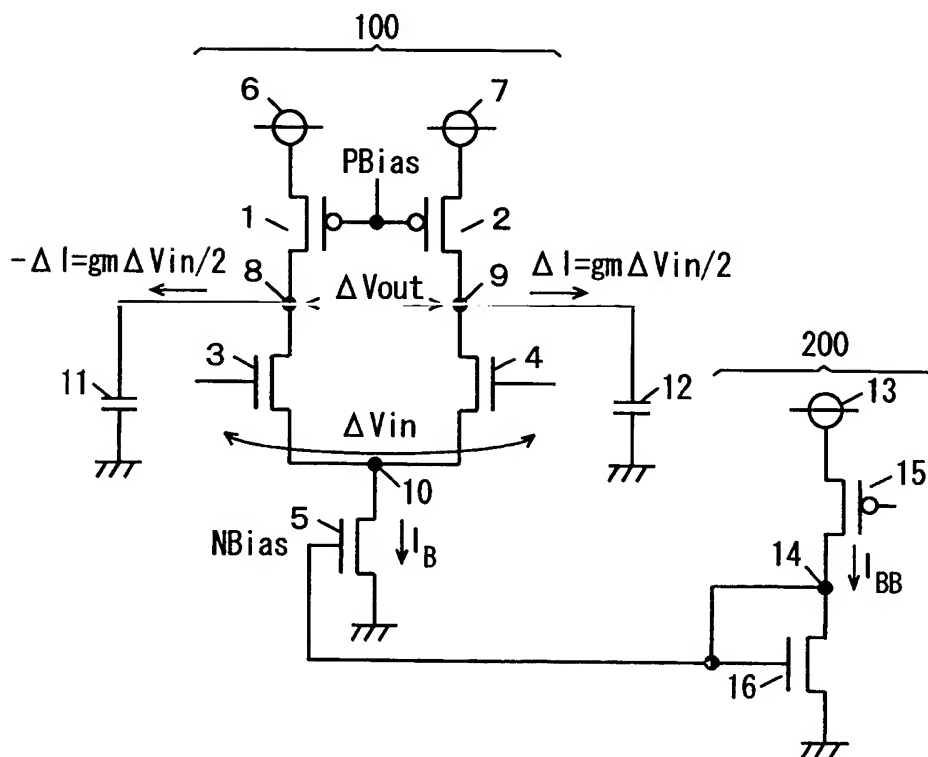
1, 2 負荷トランジスタ
3, 4 入力トランジスタ
5 電流源トランジスタ
100 演算増幅器
200 バイアス生成回路
500 レイアウト作成装置
501 CPU
502 ディスプレイ
503 入力装置
504 ROM
505 RAM
506 記録媒体駆動装置
507 外部記憶装置
508 記録媒体
La, Lb, Lc レイアウト情報
 I_B, I_{BB} バイアス電流
NBias バイアス電圧

【書類名】 図面

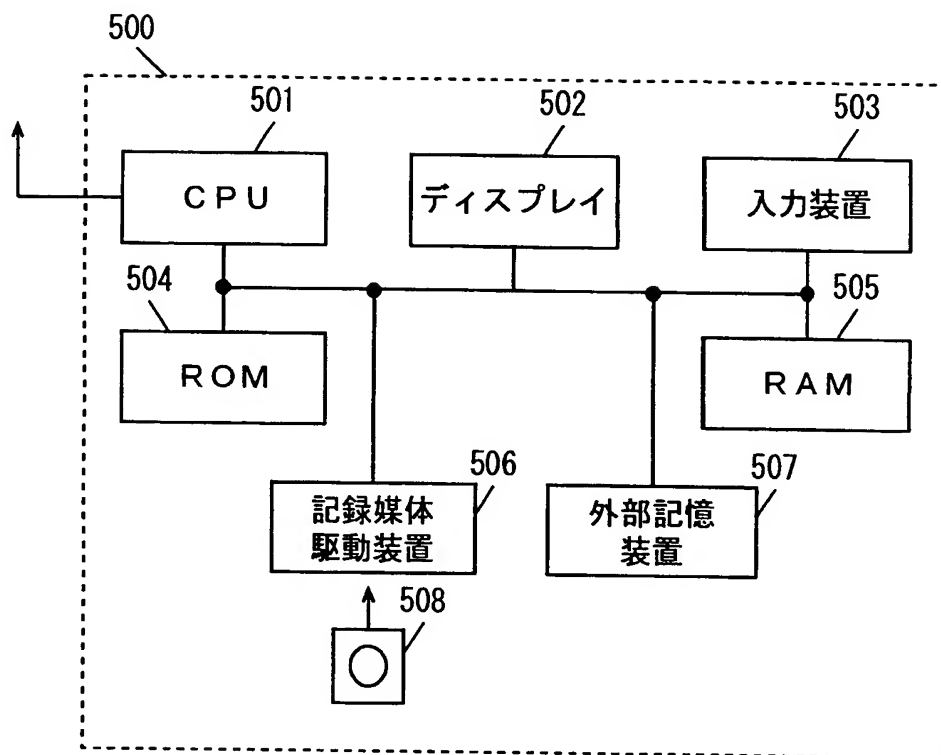
【図1】



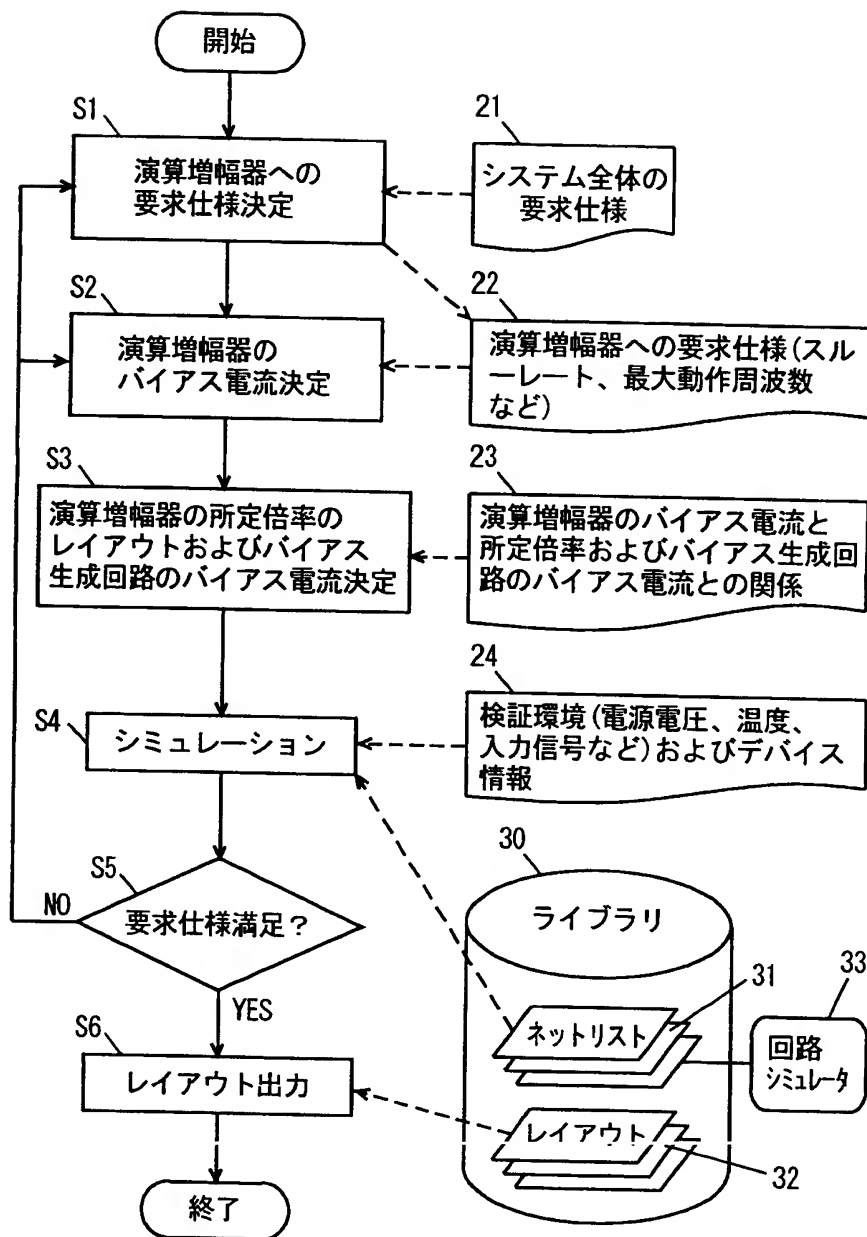
【図2】



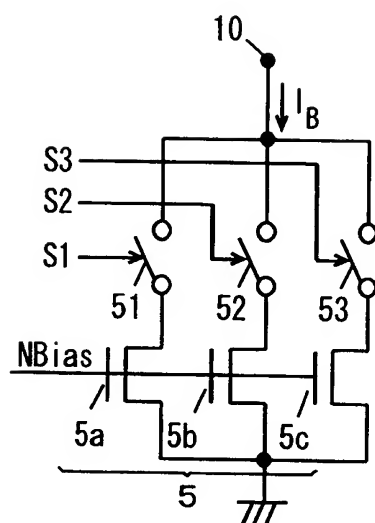
【図3】



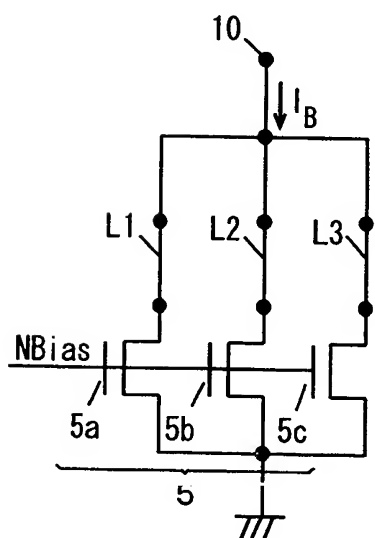
【図4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 既存の設計資産を容易に再利用することができるとともに再利用のための時間を短縮することができる演算増幅器の設計資産の再利用方法、それを実現可能な演算増幅器、レイアウト作成装置およびレイアウト作成プログラムを提供することである。

【解決手段】 シュリンク率として1倍、0.5倍および0.25倍の3種類を用意し、3種類のシュリンク率に対応して3種類の演算増幅器のレイアウト情報 L_a , L_b , L_c をライブラリとして用意する。各シュリンク率において、バイアス電圧を上限と下限との間で変化させることにより、バイアス電流を変化させる。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号

氏 名 三洋電機株式会社